

1. PRÉSENTATION DE LA FONCTION MONOSTABLE:

VOCABULAIRE: on l'appelle aussi MULTIVIBRATEUR MONOSTABLE.

La fonction officielle est *GENERER DES IMPULSIONS DE LARGEUR CALIBREE*.

DEFINITION DU CIRCUIT:

Il s'agit d'un circuit ayant :

- UN SEUL ÉTAT STABLE (repos) en sortie (d'où le nom de MONOSTABLE), dans lequel il peut rester **indéfiniment**.
- Sous l'action d'une commande externe (déclenchement sur FRONT) il passe dans un

ÉTAT "QUASI-INSTABLE", de durée T_w ($W=width=large$) déterminé par des éléments du montage et généralement *indépendant de l'impulsion incidente*;

T_w est la DURÉE PROPRE du monostable, appelé (improprement) "période".

A l'issue de cette période, le monostable repasse spontanément dans son état stable.

Cette durée est souvent appelée RELAXATION, car elle est calibrée par un circuit de RELAXATION RC .

2. Déclenchement d'un monostable (quelconque) :

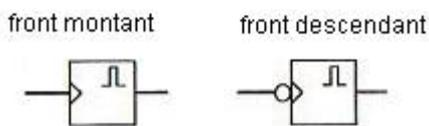
Que se passe-t-il si une nouvelle impulsion arrive avant la fin d'une période T_w ?

1/ Si elle est sans effet, le monostable termine son T_w initial: il est dit NON REDECLENCHABLE (*non retriggerable*). C'est un monostable MONO COUP (*timer one shot*).

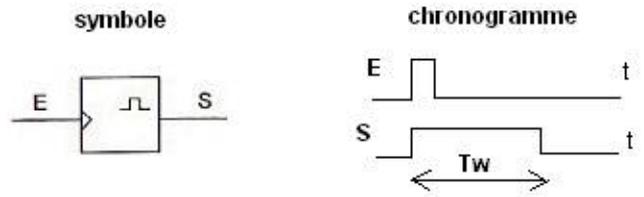
2/ Si cette nouvelle impulsion a pour effet d'initialiser une nouvelle période T_w , le monostable est dit REDECLENCHABLE ou *retriggerable*.

PENTE du SIGNAL de DECLENCHEMENT:

Suivant le cas, l'armement du monostable s'effectue sur FRONT MONTANT ou FRONT DESCENDANT du signal de déclenchement.



SYMBOLE et DIAGRAMME DES TEMPS:



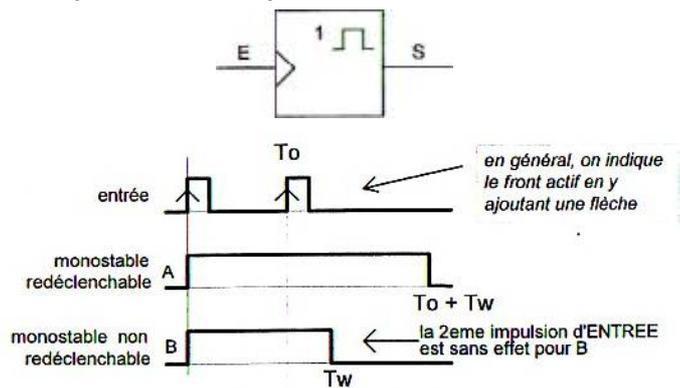
On notera sur le schéma ci-dessus, le triangle, symbole de l'entrée dynamique (c'est-à-dire sensible à une variation du niveau d'entrée donc à un front ...) et le créneau, symbole du monostable.

APPLICATIONS:

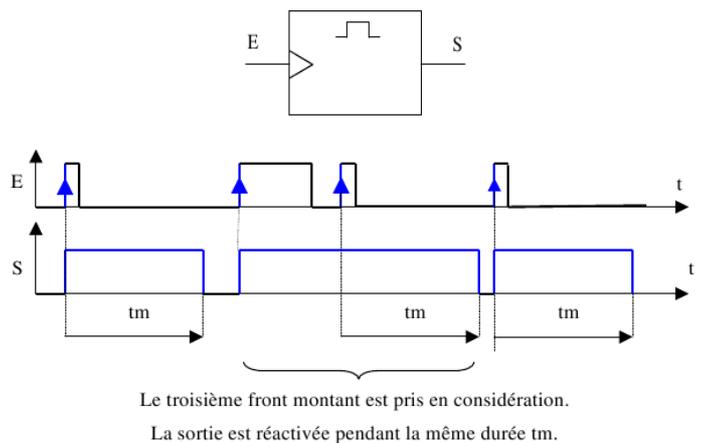
temporisation, impulsions retardées, anti-rebond, convertisseur fréquence /tension

MONOSTABLE NON REDECLENCHABLE

NB: on ajoute un 1 sur le symbole du monostable:



MONOSTABLE REDECLENCHABLE

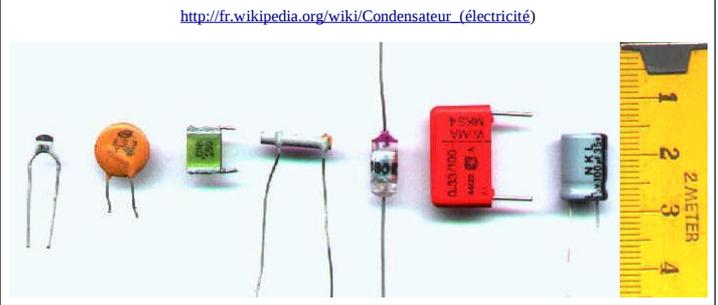


3.PRINCIPE ET RAPPEL DE QUELQUES PROPRIÉTÉS DES CONDENSATEURS:

LES CIRCUITS MONOSTABLES UTILISENT UN CIRCUIT DE RELAXATION (RÉSISTANCE ET CONDENSATEUR EN SÉRIE)

PLUSIEURS TYPES DE CONDENSATEURS(ci-contre):

De gauche à droite : céramique multicouche, céramique disque, film polyester multicouche, céramique tubulaire, polystyrène, film polyester métallisé, électrolytique aluminium.



1.1. Charge exponentielle. C'est la CHARGE à travers UNE « RÉSISTANCE » :

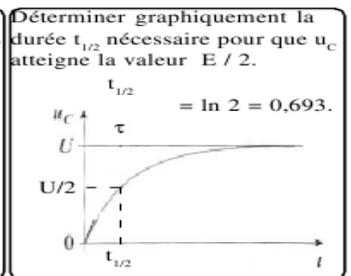
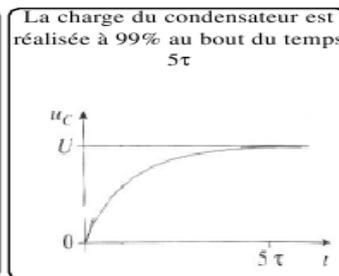
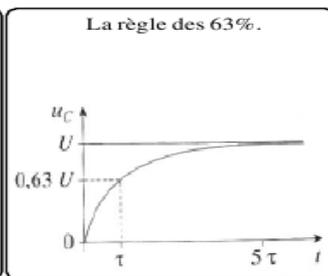
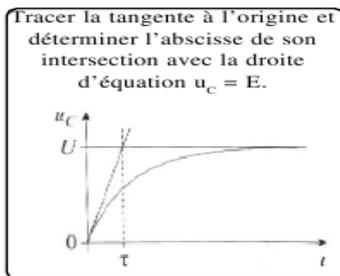
Tracer le modèle du circuit de charge d'un condensateur de capacité « C » à travers une « Résistance R » alimenté par un générateur de tension de fem U .

Les modèles de « C » et « R » seront tracés en convention récepteur.

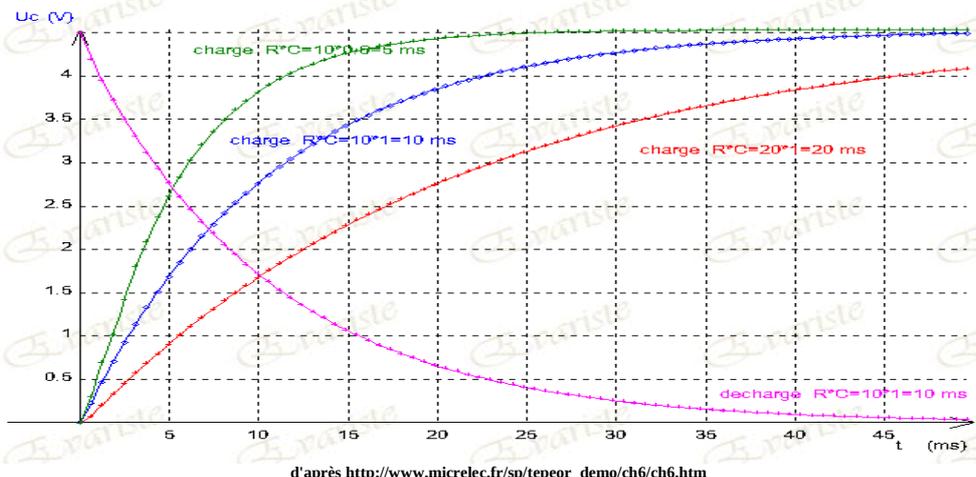
■ DÉTERMINATION GRAPHIQUE DES TEMPS DE CHARGE

Rq: la détermination peut se faire aussi avec la calculatrice graphique avec le mode TRACE .

$$u_C(t) = V_{FINALE} - (V_{FINALE} - V_{INITIALE}) \cdot e^{-\frac{t}{\tau}} \quad \text{Ci-dessous, } V_{FINALE} = \quad ; \quad V_{INITIALE} =$$



Déterminer le temps de charge pour atteindre les 2/3 de la charge maximale, si le condensateur est déchargé à $t=0$ et pour $\tau = RC = 10\text{ms}$. Vérifier à la calculatrice graphique avec le mode TRACE .



d'après http://www.micrelec.fr/sp/tepeor_demo/ch6/ch6.htm

■ CHARGE SOUS TENSION CONSTANTE À TRAVERS « R » CALCUL DES TEMPS DE CHARGE:

On a tracé ci contre la courbe de charge théorique d'un condensateur de capacité C en série avec une résistance R et un générateur de tension U.

La constante de temps du circuit est τ

Le condensateur était chargé : $uc(0)=1V$.

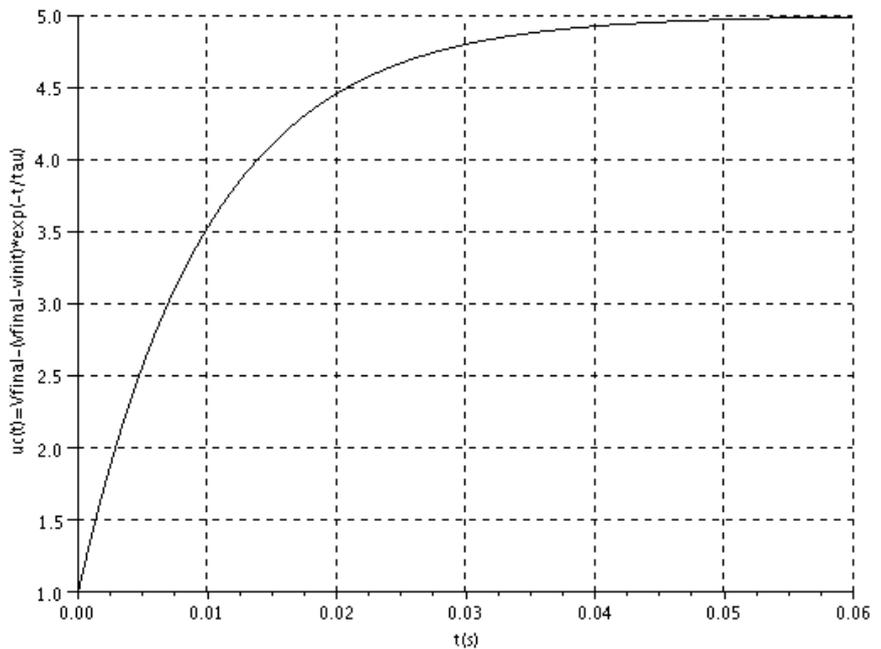
dt_Q1. Déterminer τ , U, V_{FINALE} et $V_{INITIALE}$.

Attention, dans les règles des 63% ou des 99% donné ci-dessus on a pris $V_{INITIALE}=0$.

Mais, en fait :

à τ , $(vc - V_{INITIALE}) = 63\%$ de $(V_{FINALE} - V_{INITIALE})$

à 5τ , $(vc - V_{INITIALE}) = 99\%$ de $(V_{FINALE} - V_{INITIALE})$



Script scilab à coller dans l'éditeur scipad.

dt_Q2. ÉTABLIR la relation exponentielle donnant $uc(t)$ et la vérifier à la calculatrice graphique ou avec un logiciel (scilab,...)

dt_Q3. Relever graphiquement la durée Δt_1 pour atteindre $uc(t) = 3,5V$

dt_Q4. De même Δt_2 pour $uc(t)=2,5V$

dt_Q5. Vérifier que la relation suivante est correcte avec les 2 exemples :

$$t = \tau \cdot \ln \left(\frac{V_{FINALE} - V_{INITIALE}}{V_{FINALE} - uc(t)} \right)$$

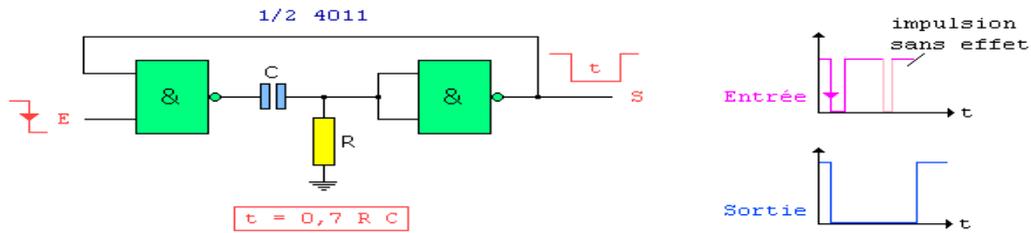
t1 = pour $uc(t1) = 3,5V$
t2 = pour $uc(t2) = 3,5V$

```
//Fichier-->Changer le répertoire courant-> double cliquer la sélection.
//Sauvegarder votre script NomduFichier.sce
//Définition des paramètres du circuit de charge RC:
Vinit=1;Vfinale=5;tau=1e-2;
//Génération d'un ensemble de valeurs de t
t=[0:tau/10:6*tau];
//définition de la fonction uc(t) , pour chaque instant t :
// "a .*b" correspond à la multiplication classique (élément*élément a*b) et non la multiplication des matrices
// De même, "a ./b = a/b"
uc=Vfinale-(Vfinale-Vinit) .*exp(-t ./tau);

xbasc();
subplot (2,2,1);
plot2d(t,uc);
```

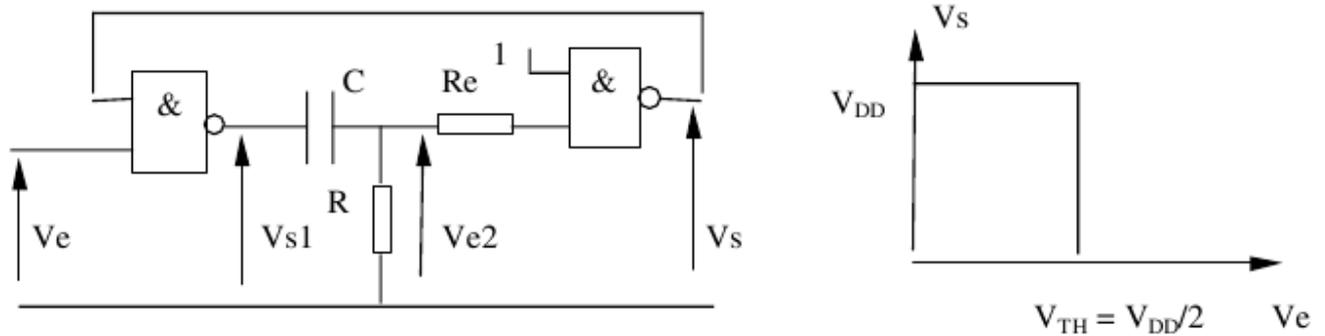
MONOSTABLES À PORTES LOGIQUES

Nand_Q1. Analyser l'exemple ci-dessous et vérifier les chronogrammes fournis ainsi que la durée propre du monostable $t = T_w$.



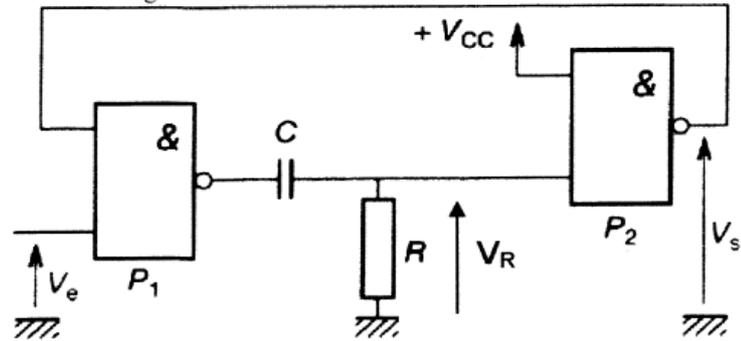
Nand_Q2. Tracer les chronogrammes de v_e , v_{s1} , v_{e2} et v_s et calculer $T_w(R,C)$

Rq: La résistance « R_e » limite l'intensité de courant entrant dans la porte, au cas où v_{e2} dépasse transitoirement V_{DD} (Diode de protection interne).



MONOSTABLE : à portes logiques CMOS

a. Compléter les chronogrammes de la structure ci-dessous :

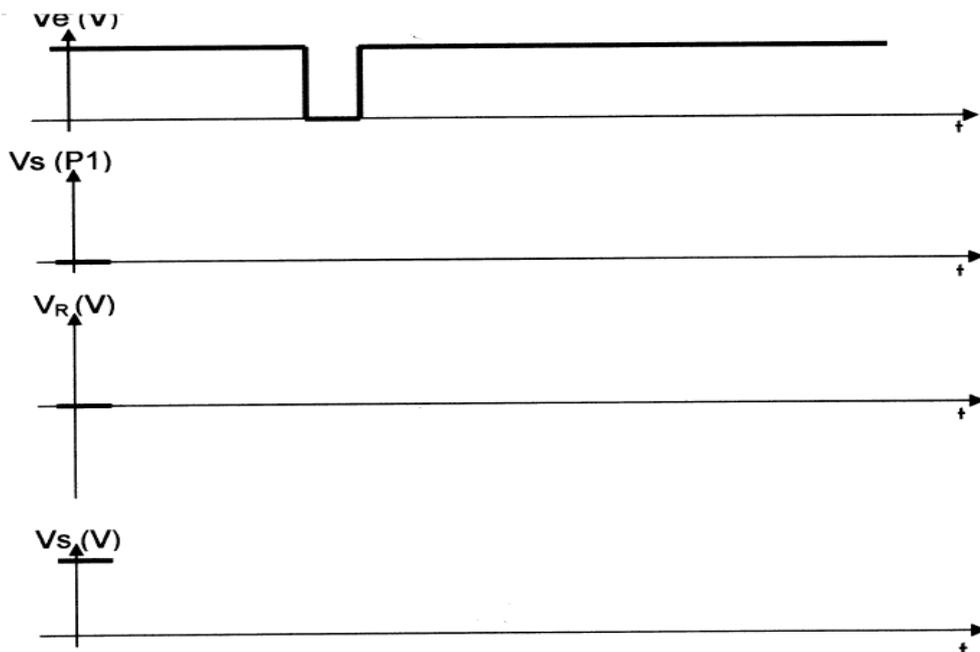


P1, P2 : portes logiques ET-NON de technologie CMOS ; Alimentation : $V_{cc} = +10V$.
Seuil de portes : $V_{cc}/2$

$R=220k\Omega$; $C = 1 \text{ nF}$

Conditions initiales : $U_C = 0V$; $V_R = 0V$; $V_S = V_{cc}$

b. Donner la relation qui lie la largeur d'impulsion (t_w) de V_S aux éléments de la structure.



Faire plutôt avec : <http://pagesperso-orange.fr/sam.electroastro/dossiers/555/555.htm>

ou <http://www.stielec.ac-aix-marseille.fr/cours/abati/555.htm>

4. MONOSTABLE À CIRCUIT INTÉGRÉ :

Exemple du circuit NE 555

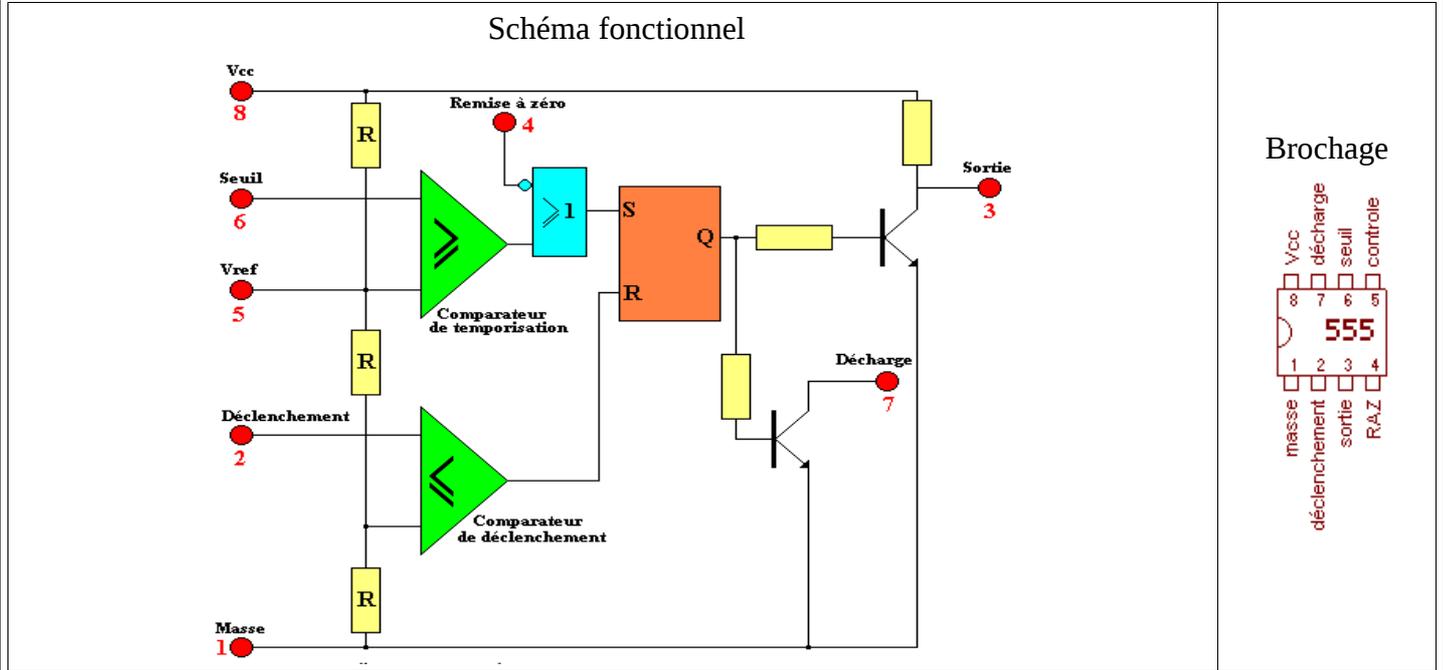


Tableau de vérité :

RAZ	Seuil $> 2/3 V_{cc}$	Déclenchement $> 1/3 V_{cc}$	S	R	Q	Sortie 3	T
Vcc	non	non	0	1	0	1	bloqué
Vcc	non	oui	0	0	M	M	M
Vcc	oui	non	1	1	0	1	bloqué
Vcc	oui	oui	1	0	1	0	saturé
0 v	---	---	---	---	1	0	saturé

L'état M correspond à l'état mémoire, c'est à dire que la sortie reste dans le même état que l'état précédent.

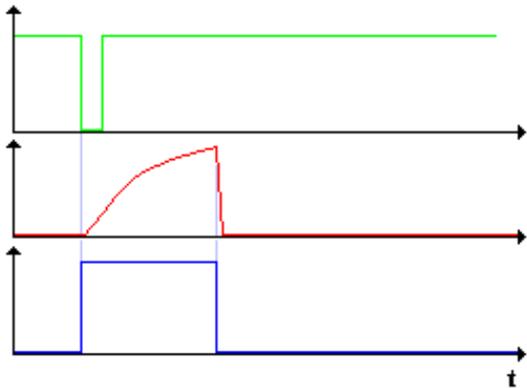
555 Q1_Exprimer Vref en fonction de Vcc .

555 Q2_Analyser le tableau de vérité ci-dessus du NE555, et vérifier chaque état depuis les entrées jusqu'aux sorties .

4.1. Application du NE 555 au temporisateur Monostable

On propose le schéma structurel ci-contre, qui donne les signaux ci-dessous :

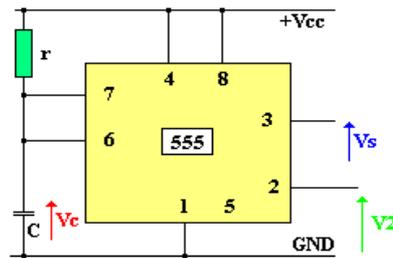
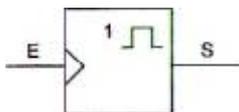
- Tracer ci-contre le diagramme fonctionnel partiel d'entrée du montage.



- Placer les tensions v_s , v_c et v_2 et vérifier si le fonctionnement est celui d'un monostable.

- Monostable redéclenchable ?

- Donner le symbole approprié selon votre réponse



- Remplir le tableau:

Broche utilisée	Nom/rôle

Diagramme Fonctionnel, pour le calcul du seuil.

- Montrer que T_w la durée propre du monostable ou largeur d'impulsion s'écrit:

$$T_w = r.C.\ln 3 \sim 1,1 . r . C$$